

## 明細書

直流－交流変換装置、そのコントローラ IC、及びその直流－交流変換装置を用いた電子機器

5

## 技術分野

本発明は、電気機器付属の電源アダプターや、電池（以下、バッテリー）などの直流電源から、負荷を駆動するための交流電圧を発生する直流－交流変換装置（以下、インバータという）、そのコントローラ IC、及びそのインバータを用いた電子機器に関する。

10

## 背景技術

ノートパソコンの液晶モニター、液晶テレビ受像機、カーナビ用表示装置などの液晶ディスプレイのバックライト光源として、冷陰極蛍光灯（CCFL）が用いられるようになってきている。このCCFLは、通常の熱陰極蛍光灯とほぼ同様の高い効率と長い寿命を持っており、そして、熱陰極蛍光灯が持っているフィラメントを省いている。

15

このCCFLを起動及び動作させるためには、高い交流電圧を必要とする。例えば、起動電圧は約1000V（実効値；以下、交流電圧について同じ）であり、動作電圧は約600Vである。この高い交流電圧を、インバータを用いて、ノートパソコンや液晶テレビ受像機などの直流電源から発生させる。

20

CCFLに交流電力を供給するためのインバータとして、4つの半導体スイッチを用いてフルブリッジ（Hブリッジ）型のCCFL用インバータが提案されている（特開2002-233158号公報：以下、特許文献1）。このインバータでは、変圧器の一次巻線に、共振用キャパシタを直列に介して、Hブリッジの出力端を接続し、変圧器の二次巻線に負荷を接続する。Hブリッジを構成する4つの半導体スイッチのう

25

ちの、第1組の2つの半導体スイッチにより変圧器の一次巻線に第1方向の電流経路を形成し、第2組の2つの半導体スイッチにより変圧器の一次巻線に第2方向の電流経路を形成する。

そして、変圧器の二次巻線に流れる負荷電流を制御回路に帰還し基準電圧と比較することにより、固定された同一パルス幅で、そのパルスの相対位置が制御された（即ち、デューティ比が制御された）制御信号を発生する。その制御信号を、Hブリッジの半導体スイッチ回路に供給し、負荷への供給電力を調整している。また、変圧器の二次巻線の電圧を検出するようにし、所定値以上の過電圧を検出したときにインバータの動作を停止させるようにして、過電圧保護を行うようにしている。また、負荷電流が所定値以下になると、デューティ比を最小限に設定するようにして、過電圧の発生を防止するようにしている。

この種のインバータでは、その電源として、通常はバッテリーが用いられる。そのバッテリーへの充電などのために電源アダプターが用いられることが多い。この電源アダプターをバッテリーに接続したり、或いはバッテリーから外したときに、インバータに供給される電源電圧が急変（急上昇、或いは急低下）することがある。また、そのバッテリーに接続される他の負荷、例えば車載用でのブレーキ回路等、の負荷量が急変したときにも電源電圧が急変することがある。

特許文献1のインバータでは、電源電圧が急上昇したときに、電流フィードバック制御に多少の時間遅れがあるから、その間は表示状態が一瞬明るくなる。したがって、表示画面を見ている人に違和感を与えてしまう。また、その間は負荷電流が急激に増加することになるから、CCFLなどの負荷に余計なダメージを与えることになってしまう。

また、電源電圧が急低下（急減）したときには、負荷電流もそれに連れて減少する。特許文献1のインバータでは、その負荷電流が所定値以下まで減少すると、CCFLの消灯（或いは断線）による過電圧発生への対策として、半導体スイッチ回路のデューティ比が最小限に設定されてしまう。このインバータを用いている電子機器が例え

ば寒冷地など使用条件の厳しい場所で使用されている場合等には、CCFLの負荷電流が元に回復せずに、インバータの動作をシャットダウンしてしまうことがある。

そこで、本発明は、二次巻線が負荷に接続される変圧器の一次巻線に設けた半導体スイッチ回路の各スイッチをパルス幅変調（以下、PWM）制御などにより定電流制御するインバータにおいて、電源電圧の急変（急上昇や急低下）に伴う、表示状態の違和感や過大電流の発生を抑制し、或いはインバータ動作のシャットダウンなどの発生を防止することができるインバータを提供することを目的とする。また、そのインバータに用いるコントローラICを提供することを目的とする。また、そのインバータとそれにより駆動される発光装置を備えた電子機器を提供することを目的とする。

#### 発明の開示

本発明のインバータは、一次巻線と少なくとも1つの二次巻線とを持つ変圧器と、直流電源からその一次巻線に第1方向及び第2方向に電流を流すための半導体スイッチ回路と、

その二次巻線に接続された負荷に流れる電流を検出する電流検出回路と、  
その二次巻線に接続された負荷に印加される電圧を検出する電圧検出回路と、  
その電流検出回路による電流検出信号と電流基準信号とに基づいて電流誤差信号を発生する電流誤差信号発生回路と、

その電圧検出回路による電圧検出信号と電圧基準信号とに基づいて電圧誤差信号を発生する電圧誤差信号発生回路と、

その電流誤差信号とその電圧誤差信号との大きさに応じて帰還信号を形成する帰還信号形成回路と、

その帰還信号に応じてその半導体スイッチ回路をスイッチングするための駆動信号を形成するスイッチ駆動回路を備える。

本発明のコントローラICは、変圧器の一次巻線に直流電源から第1方向及び第2方向に電流を流すための半導体スイッチ回路を駆動して、その変圧器の二次巻線に接

続された負荷へ交流電力を供給するためのコントローラ ICであって、

その負荷に流れる電流に応じた電流検出信号と電流基準信号とに基づいて発生される電流誤差信号と、その負荷に印加される電圧に応じた電圧検出信号と電圧基準信号とに基づいて発生される電圧誤差信号との、大きさに応じて帰還信号を形成する帰還  
5 信号形成回路と、

その帰還信号に応じてその半導体スイッチ回路をスイッチングするための駆動信号を形成するスイッチ駆動回路を備える。

また、本発明のインバータ及びコントローラ ICにおいて、そのスイッチ駆動回路は、三角波信号発生回路によって発生された三角波信号とその帰還信号とが入力され、  
10 それら三角波信号と帰還信号とを比較してPWM信号を発生するPWM信号発生回路を有する。

また、その帰還信号形成回路は、その電流誤差検出信号を制御入力とする電流誤差制御用トランジスタと、その電流誤差制御用トランジスタと並列接続され、その電圧誤差検出信号を制御入力とする電圧誤差制御用トランジスタとを有し、その並列接続  
15 した箇所からその帰還信号が出力される。

また、その直流電源の直流電源電圧が急上昇したときに、その負荷へ供給される電力が小さくなるように、その帰還信号を変化させる帰還信号制御回路を備える。

また、その帰還信号制御回路は、その直流電源電圧が入力され、その直流電源電圧を微分して電圧急変信号を出力する電圧急変検出回路と、その帰還信号の電位点と所  
20 定電位点との間に接続されており、その電圧急変信号によって制御される低減回路とを有する。また、その低減回路はトランジスタスイッチと抵抗との直列回路を含み、その電圧急変検出回路はキャパシタと抵抗との直列回路を含む。

本発明の電子機器は、電池と、この電池の直流電圧が入力され交流出力を発生する本発明のインバータと、このインバータの交流出力により駆動される発光装置とを備  
25 える。また、その発光装置は、CCFLであることを特徴とする。

本発明によれば、CCFLなどの負荷に供給される電流及び電圧をフィードバック

して、それぞれ電流誤差信号と電圧誤差信号を形成し、それらの大きさに基づいて帰還信号F Bを形成する。これにより、直流電源電圧の急減時にも帰還信号F Bによって、負荷への電流及び電圧を自動的に回復させる。したがって、従来のようにインバータ動作のシャットダウンなどが発生することを防止できる。

- 5       また、直流電源電圧が急上昇したときに負荷へ供給される電力が小さくなるように、負荷への電流や電圧の変化を待たずに、直接に帰還信号F Bを変化させる。これにより、表示状態の変化を抑制して違和感の発生を少なくできるし、過大電流の発生を抑制して負荷などへ与えるダメージを小さくできる。

- 10       また、帰還信号F Bの変化は、直流電源電圧の急変を微分回路で検出して低減回路を動作させるだけでよい。したがって、簡単な構成で実現することが出来る。

#### 図面の簡単な説明

- 【図1】 本発明の実施の形態に係るインバータの全体構成図  
【図2】 図1のためのコントローラI Cの内部構成図  
15       【図3】 電源電圧が急変したときの動作を説明する図

#### 発明を実施するための最良の形態

- 以下、図面を参照して、本発明の直流電源から、負荷を駆動するための交流電圧を発生するインバータ、そのコントローラI C、及びそのインバータを用いた電子機器  
20       の実施例について説明する。

図1は、絶縁変圧器、フルブリッジ(Hブリッジ)の半導体スイッチ回路を用いて、PWM制御する本発明の実施の形態に係るインバータの全体構成を示す図である。図2は、そのためのインバータ制御用のコントローラI Cの内部構成を示す図である。なお、半導体スイッチ回路はハーフブリッジでもよい。

- 25       図1において、第1スイッチであるP型MOSFET(以下、PMOS)101と第2スイッチであるN型MOSFET(以下、NMOS)102とで、変圧器TRの



一次巻線 105 への第 1 方向の電流経路を形成する。また、第 3 スイッチである PMOS 103 と第 4 スイッチである NMOS 104 とで、変圧器 TR の一次巻線 105 への第 2 方向の電流経路を形成する。これらの PMOS 101, 103、NMOS 102、104 は、それぞれボディダイオード（即ち、バックゲートダイオード）を有している。このボディダイオードにより、本来の電流経路と逆方向の電流を流すことができる。なお、ボディダイオードと同様の機能を果たすダイオードを別に設けてもよい。

バッテリー BAT の直流電源電圧 VCC が PMOS 101, 103、NMOS 102、104 を介して変圧器 TR の一次巻線 105 に供給され、その 2 次巻線 106 に巻線比に応じた高電圧が誘起される。この誘起された高電圧が冷陰極蛍光灯 FL に供給されて、冷陰極蛍光灯 FL が点灯する。

バッテリー BAT は、商用電源 10 を入力とするアダプター ADP が接続されたときに、アダプター ADP から充電される。アダプター ADP は、バッテリー充電回路（チャージャー）を内蔵しており、バッテリー BAT を放電状態（例えば、12V）からフル充電状態（例えば、16V）へ充電する。

バッテリー BAT からは、本発明のインバータ装置のみでなく、その他の電装部品（他回路）へも直流電源電圧 VCC を供給する。

帰還信号制御回路 160 は、直流電源電圧 VCC が急激に減少したことを検出して、帰還信号を制御する回路である。

キャパシタ 111, キャパシタ 112 は、抵抗 117, 抵抗 118 とともに、冷陰極蛍光灯 FL に印加される電圧を検出して、コントローラ IC 200 にフィードバックするものである。抵抗 114, 抵抗 115 は、冷陰極蛍光灯 FL に流れる電流を検出して、コントローラ IC 200 にフィードバックするものである。また、キャパシタ 111 は、そのキャパシタンスと変圧器 TR のインダクタンス成分とで共振させるためのものである。この共振には冷陰極蛍光灯 FL の寄生キャパシタンスも寄与する。

113, 116, 119, 120 は、ダイオードである。また、151, 152 は電

源電圧安定用のキャパシタである。

コントローラ IC 200 は複数の入出力ピンを有している。第1ピン1Pは、PWM  
モードと間欠動作（以下、バースト）モードの切替端子である。その第1ピン1P  
には、外部からそれらモードの切替及びバーストモード時のデューティ比を決定する  
5 デューティ信号 DUTY が入力される。第2ピン2Pは、バーストモード発振器（B  
OSC）の発振周波数設定容量接続端子である。その第2ピン2Pには、設定用キャ  
パシタ 131 が接続され、そこにバースト用三角波信号 BCT が発生する。

第3ピン3Pは、PWMモード発振器（OSC）の発振周波数設定容量接続端子で  
ある。この第3ピン3Pには、設定用キャパシタ 132 が接続され、そこに PWM 用  
10 三角波信号 CT が発生する。第4ピン4Pは、第3ピン3Pの充電電流設定抵抗接続  
端子である。この第4ピン4Pには、設定用抵抗 133 が接続され、その電位 RT と  
抵抗値に応じた電流が流れる。第5ピン5Pは、接地端子であり、グランド電位 GND  
にある。

第6ピン6Pは、第3ピン3Pの充電電流設定抵抗接続端子である。この第6ピン  
15 6Pには、設定用抵抗 134 が接続される。そして、内部回路の制御によりこの抵抗  
134 が設定用抵抗 133 に並列に接続されるかあるいは切り離される。その第6ピン  
6Pの電位 SRT は、グランド電位 GND か、第4ピン4Pの電位 RT になる。第  
7ピン7Pは、タイマーラッチを設定するための設定容量接続端子である。この第7  
ピン7Pには、内部の保護動作の動作時限を決定するためのキャパシタ 135 が接  
20 続され、キャパシタ 135 の電荷に応じた電位 SCP が発生する。

第9ピン9Pは、抵抗 140 を介して、冷陰極蛍光灯 FL に流れる電流に応じた電  
流検出信号（以下、検出電流）IS が入力される。その検出電流 IS が、第1誤差増  
幅器に入力される。第8ピン8Pは、第1誤差増幅器出力端子である。この第8ピン  
8Pと第9ピン9Pとの間にキャパシタ 136 が接続される。第8ピン8Pの電位が  
25 帰還電圧 FB となり、PWM制御のための制御電圧になる。以下、各電圧は、特に断  
らない限り、グランド電位を基準としている。

第10ピン10Pは、第2誤差増幅器用入力端子である。この第10ピン10Pには、抵抗139を介して、冷陰極蛍光灯FLに印加される電圧に応じた電圧検出信号（以下、検出電圧）VSが入力される。その検出電圧VSが、第2誤差増幅器に入力される。第10ピン10Pには、キャパシタ137が第8ピン8Pとの間に接続される。

第11ピン11Pは、起動及び起動時間設定端子である。この第11ピン11Pには、抵抗143とキャパシタ142により、起動信号STが遅延された信号STBが印加される。第12ピン12Pは、スロースタート設定容量接続端子である。この第12ピン12Pには、キャパシタ141がグラウンドとの間に接続され、起動時に徐々に上昇するスロースタート用の電圧SSが発生する。

第13ピン13Pは、同期用端子であり、他のコントローラICと協働させる場合に、それと接続される。第14ピン14Pは、内部クロック入出力端子であり、他のコントローラICと協働させる場合に、それと接続される。

第15ピン15Pは、外付けFETドライブ回路のグラウンド端子である。第16ピン16Pは、NMOS102のゲート駆動信号N1を出力する端子である。第17ピン17Pは、NMOS104のゲート駆動信号N2を出力する端子である。第18ピン18Pは、PMOS103のゲート駆動信号P2を出力する端子である。第19ピン19Pは、PMOS101のゲート駆動信号P1を出力する端子である。第20ピン20Pは、電源電圧VCCを入力する電源端子である。

コントローラIC200の内部構成を示す図2において、OSCブロック201は、第3ピン3Pに接続されたキャパシタ132と第4ピン4Pに接続された抵抗133、134により決定されるPWM三角波信号CTを発生し、PWM比較器214に供給する。OSCブロック201はまた、PWM三角波信号CTに同期した内部クロックを発生し、ロジックブロック203に供給する。

BOSCブロック202は、バースト用三角波信号発振回路であり、第2ピン2Pに接続されたキャパシタ131により決定されるバースト用三角波信号BCTを発生



する。バースト用三角波信号 B C T の周波数は、P W M 三角波信号 C T の周波数より、著しく低く設定される (B C T 周波数 < C T 周波数)。第 1 ピン 1 P に供給されるアナログ (直流電圧) のデューティ信号 D U T Y とバースト用三角波信号 B C T を比較器 2 2 1 で比較する。この比較器 2 2 1 の比較出力でオア回路 2 3 9 を介して、N P N トランジスタ (以下、N P N) 2 3 4 を駆動する。なお、第 1 ピン 1 P にデジタル (P W M 形式) のデューティ信号 D U T Y が供給される場合には、第 2 ピン 2 P に抵抗を接続し B O S C ブロック 2 0 2 からバースト用所定電圧を発生させる。

ロジックブロック 2 0 3 は、P W M 制御信号などが入力され、所定のロジックにしたがってスイッチ駆動信号を生成する。出力ブロック 2 0 4 は、ロジックブロック 2 0 3 からのスイッチ駆動信号にしたがって、ゲート駆動信号 P 1, P 2, N 1, N 2 を生成し、P M O S 1 0 1、1 0 3、N M O S 1 0 2, 1 0 4 のゲートに印加する。

スロースタートブロック 2 0 5 は、起動信号 S T が入力され、キャパシタ 1 4 2、抵抗 1 4 3 により緩やかに上昇する電圧 S T B である比較器 2 1 7 への入力とその基準電圧 V r e f 6 を越えると、比較器 2 1 7 の出力により起動する。比較器 2 1 7 の出力は、ロジックブロック 2 0 3 を駆動可能にする。なお、2 4 9 は、反転回路である。また、比較器 2 1 7 の出力により、オア回路 2 4 3 を介してフリップフロップ (F F) 回路 2 4 2 をリセットする。スタートブロック 2 0 5 が起動すると、スロースタート電圧 S S が徐々に上昇し、P W M 比較器 2 1 4 に比較入力として入力される。したがって、起動時には、P W M 制御は、スロースタート電圧 S S にしたがって行われる。

なお、起動時に、比較器 2 1 6 は、入力が基準電圧 V r e f 5 を越えた時点で、オア回路 2 4 7 を介して、N M O S 2 4 6 をオフする。これにより、抵抗 1 3 4 を切り離し、P W M 用三角波信号 C T の周波数を変更する。また、オア回路 2 4 7 には、比較器 2 1 3 の出力も入力される。

第 1 誤差増幅器 2 1 1 は、冷陰極蛍光灯 F L の電流に比例した検出電流 I S と、基準電圧 (電流基準信号) V r e f 2 (例、1. 2 5 v) とを比較し、その誤差に応じ

た出力によって、定電流源 I 1 に接続された NPN 2 3 5 を制御する。この NPN 2 3 5 のコレクタは第 8 ピン 8 P に接続されており、この接続点（即ち、第 8 ピン 8 P）の電位が帰還電圧 F B となり、PWM 比較器 2 1 4 に比較入力として入力される。

5 PWM 比較器 2 1 4 では、三角波信号 C T と、帰還電圧 F B あるいはスロースタート電圧 S S の低い方の電圧とを比較して、PWM 制御信号を発生し、アンド回路 2 4 8 を介してロジックブロック 2 0 3 に、供給する。起動終了後の定常状態では、三角波信号 C T と帰還電圧 F B とが比較され、設定された電流が冷陰極蛍光灯 F L に流れるように自動的に制御される。

10 なお、第 8 ピン 8 P と第 9 ピン 9 P との間には、キャパシタ 1 3 6 が接続されているから、帰還電圧 F B は滑らかに増加あるいは減少する。したがって、PWM 制御はショックなく、円滑に行われる。

第 2 誤差増幅器 2 1 2 は、冷陰極蛍光灯 F L の電圧に比例した検出電圧 V S と、基準電圧（電圧基準信号）V r e f 3（例、1. 2 5 v）とを比較し、その誤差に応じた出力により、ダブルコレクタの一方が定電流源 I 1 に接続されたダブルコレクタ構造の NPN 2 3 8 を制御する。この NPN 2 3 8 のコレクタはやはり第 8 ピン 8 P に接続されているから、検出電圧 V S によっても 帰還電圧 F B が制御される。なお、帰還電圧 F B が基準電圧 V r e f 1（例、3 v）を越えると、PNP トランジスタ（以下、PNP）2 3 1 がオンし、帰還電圧 F B の過上昇を制限する。

20 比較器 2 1 5 は、電源電圧 V C C を抵抗 2 4 0、2 4 1 で分圧した電圧と基準電圧 V r e f 7（例、2. 2 v）とを比較し、電源電圧 V C C が所定値に達した時点でその出力を反転し、オア回路 2 4 3 を介して F F 回路 2 4 2 をリセットする。

比較器 2 1 8 は、スロースタート電圧 S S を基準電圧 V r e f 8（例、2. 2 v）と比較し、電圧 S S が大きくなるとアンド回路 2 4 4 及びオア回路 2 3 9 を介して NPN 2 3 4 をオンする。NPN 2 3 4 のオンにより、ダイオード 2 3 2 が電流源 I 2 により逆バイアスされ、その結果第 1 誤差増幅器 2 1 1 の通常動作を可能にする。なお、ダイオード 2 3 7 及び PNP 2 3 6 は、過電圧制限用である。

比較器 219 は、ダブルコレクタの他方が定電流源 I3 に接続された NPN 238 が第 2 誤差増幅器 212 によりオンされると、その電圧が基準電圧  $V_{ref9}$  (例、3.0V) より低下し、比較出力が反転する。比較器 220 は、帰還電圧 FB を基準電圧  $V_{ref10}$  (例、3.0V) と比較し、帰還電圧 FB が高くなると、比較出力が反転する。比較器 219、220 の出力及び比較器 218 の出力の反転信号をオア回路 245 を介してタイマーブロック 206 に印加し、所定時間を計測して出力する。このタイマーブロック 206 の出力により、FF 242 をセットし、この FF 回路 242 の Q 出力によりロジックブロック 203 の動作を停止する。

次に、以上のように構成されるインバータの動作、特に電源電圧 VCC が急変したときの動作を図 3 を参照して説明する。

図 3 は、帰還信号制御回路 160 の内部回路を詳しく記載するとともに、電源電圧 VCC が急変したときの動作に特に関係する部分を図 1 及び図 2 から抜き出した説明用の図面である。したがって、全体の回路動作を見るときには、図 1、図 2 も参照することになる。

本発明のインバータにおいて、直流電源電圧 VCC はバッテリー BAT から供給される。このバッテリー BAT は、商用電源 10 を入力とするアダプター ADP が接続されたときに、アダプター ADP から充電される。したがって、直流電源電圧 VCC は、フル充電状態 (例えば、16V) の電圧から、放電状態 (例えば、12V) の電圧まで変動する。

アダプター ADP は任意の時点で接続されたり、あるいは除かれたりする。バッテリー BAT がある程度放電している状態でアダプター ADP が接続されると、電源電圧 VCC はその時点で急激に上昇する。また、バッテリー BAT の充電の途中でアダプター ADP が除かれると、電源電圧 VCC はその時点で急激に低下する。その電源電圧 VCC の上昇あるいは低下の程度は、アダプター ADP とバッテリー BAT との接続構成や、アダプター ADP に通常含まれているチャージャーの性能にもよる。しかし、何れにしてもアダプター ADP の接続や除外に伴って電源電圧の急激な変動を

生じることになる。

また、バッテリーBATからは、本発明のインバータ装置のみでなく、その他の負荷（電装部品）へも直流電源電圧VCCを供給している。これらの他の負荷の負荷量が急変したときにも、その負荷量の急変の影響を受けて直流電源電圧VCCがやはり  
5 変動してしまう。

本発明のインバータでは、このような直流電源電圧VCCの急変（急上昇や急低下）に伴って、従来のインバータで発生していた、表示状態の違和感や過大電流の発生を抑制し、或いはインバータ動作のシャットダウンを防止する。

図3において、帰還信号制御回路160は、直流電源電圧VCCが急激に上昇した  
10 ことを検出して、帰還信号FBを制御する回路である。この帰還信号制御回路160は、直流電源電圧VCCが入力され、その直流電源電圧VCCをキャパシタ161と抵抗162との直列回路を含む電圧急変検出回路で微分する。そして、直流電源電圧VCCが急上昇したときに、キャパシタ161と抵抗162との直列接続点から電圧急変信号を出力する。また、帰還信号FBの電位点と所定電位点（グランド電位）と  
15 の間に可変抵抗164とトランジスタスイッチ163との直列回路を含む低減回路を設けている。そのトランジスタスイッチ163が、電圧急変信号によってオンに制御される。

本発明のインバータでは、動作開始時には、PWM比較器214の2つの（-）入力端子の一方に入力される帰還電圧FBは、電源電圧VCCが供給されて、定電流源  
20 I1、NPN235、NPN238を含む共通化回路（帰還信号形成回路）により高い値（上限値）になる。

このため、PWM比較器214では、徐々に上昇するスロースタート電圧SSと三角波信号CTとが比較され、スロースタート電圧SSの値に応じたPWM制御信号PWM1が出力される。なお、PWM比較器214は、三角波信号CTがスロースタート電圧SSと帰還電圧FBを下回っているときに、HレベルのPWM制御信号PWM  
25 を出力する。このPWM制御信号PWMに基づいてロジックブロック203、出力ブ

ロック 204 にてゲート駆動信号 P1～N2 が形成され、MOSFET101～104 に供給されて、インバータ動作が行われる。

インバータの負荷である冷陰極蛍光灯 FL は、印加される電圧が所定の値になるまでは点灯しないから、スロースタートの最初の段階では出力電圧がスロースタート電圧 SS の上昇に連れて上昇する。したがって、従来のように、上限値にある帰還電圧 FB にしたがって過大な出力電圧 Vo（例えば、2000～2500v）が冷陰極蛍光灯 FL に印加されることがない。また、過大な出力電圧 Vo の印加に伴う、突入電流の発生もないから、冷陰極蛍光灯 FL やインバータの主回路部品（MOSFET101～104、変圧器 TR、電池 BAT など）に与える損傷やストレスを著しく低減する。

出力電圧、出力電流が検出され、その検出電圧 VS、検出電流 IS が第1誤差増幅器 211、第2誤差増幅器 212 で基準電圧（電流基準信号）Vref2、基準電圧（電圧基準信号）Vref3 と比較され、その比較出力で NPN235、NPN238 を制御する。NPN235、NPN238 が制御されるようになると、帰還電圧 FB が上限値から低下してくる。

出力電圧が上昇し、起動電圧（約1000v）に達すると、出力電流が流れ始めて冷陰極蛍光灯 FL が点灯すると共に、出力電圧は動作電圧（約600v）に低下する。この時点においても、過大な突入電流が流れることはない。そして、出力電流が徐々に上昇する一方、出力電圧はほぼ一定の動作電圧に維持される。また、帰還電圧 FB は、出力電圧あるいは出力電流が上昇し、NPN235、NPN238 が制御されるようになると、帰還用のキャパシタ 136、137 を介した帰還作用により、上限値から徐々に低下してくる。

スロースタート電圧 SS が上昇すると共に、出力電流が増加して帰還電圧 FB が低下してくる。帰還電圧 FB がスロースタート電圧 SS と等しくなった時点において、PWM比較器 214 での三角波信号 CT との比較対象が、それまでのスロースタート電圧 SS から帰還電圧 FB に移る。これによりスロースタートが終了し、定常動作状



態になる。

定常動作状態では、出力電流は基準電圧（電流基準信号） $V_{ref2}$ で決まる所定値に一定制御される。冷陰極蛍光灯FLの明るさは、それに流れる電流により決まり、この電流を維持するためにほぼ一定の動作電圧が印加される。したがって、出力電圧は、起動時に冷陰極蛍光灯FLを点灯するために高い電圧が印加され、一旦点灯した後は低い動作電圧でよい。このため、定常状態では、帰還電圧FBは、出力電流に基づいて決定される。

本発明のインバータが定常状態で動作している時に、アダプターADPがバッテリーBATから外されたり、あるいは他の負荷の負荷量が急増する等によって、電源電圧VCCが急減（急低下）する場合を考える。

電源電圧VCCの急減によって、負荷電流が減少する。従来のインバータでは、その負荷電流が所定値以下まで減少すると、CCFLの消灯（或いは断線）による過電圧発生への対策としてデューティ比が最小限に設定されてしまう。このことによって、このインバータを用いている電子機器が例えば寒冷地など使用条件の厳しい場所で使用されている場合等には、CCFLの負荷電流が元に回復せずに、インバータの動作をシャットダウンしてしまうことがあった。

本発明では、電流検出回路による電流検出信号ISに基づいてキャパシタ136、抵抗140、第1誤差増幅器211等からなる電流誤差信号発生回路によって電流誤差信号を発生する。また、電圧検出回路による電圧検出信号VSに基づいてキャパシタ137、抵抗139、第2誤差増幅器212等からなる電圧誤差信号発生回路によって電圧誤差信号を発生する。

そして、定電流源I1、電流誤差信号により制御される電流制御用NPN235、電圧制御信号により制御される電圧制御用NPN238を含む帰還信号形成回路によって、帰還電圧FBが、電流誤差信号と電圧誤差信号との大きさに応じて、形成される。実際の運転状態では、帰還電圧FBは、電流誤差信号の大きさか、電圧誤差信号の大きさのいずれかに応じて、形成される。

その帰還信号F Bに依じて半導体スイッチ回路であるM O S F E T 1 0 1 ~ 1 0 4  
をスイッチングするための駆動信号P 1 ~ N 2を形成するスイッチ駆動回路を備えて  
いる。このスイッチ駆動回路には、三角波信号発生回路2 0 1やP W M比較器2 1 4  
などが設けられ、三角波信号C Tと帰還信号F Bとを比較してP W M信号を発生する  
5 P W M信号発生回路を有している。

したがって、本発明では、電源電圧V C Cの急減によって負荷電流が減少した場合  
には、従来のように電流制限することではなく、電流帰還作用によって電流値を回復す  
るよう動作する。したがって、シャットダウンといった不都合な状態に陥ることは  
ない。なお、電流帰還作用に少しの時間遅れが生じて一瞬間だけ輝度が低下するが、  
10 この時間遅れはきわめて短時間であり、かつ輝度の一瞬の低下は目視に与える影響が  
少ないので、表示画面の視認上では問題を生じない。

本発明において、電流減少が例えば負荷回路の断（開放）により発生した場合には、  
電圧帰還作用によって、出力電圧を電圧基準信号で決まる所定値に制御する。したが  
って、過電圧発生といった事態も発生しない。

15 次に、本発明のインバータが定常状態で動作している時に、アダプターA D Pがバ  
ッテリーB A Tに接続されたり、あるいは他の負荷の負荷量が急減する等によって、  
電源電圧V C Cが急上昇する場合を想定する。

電源電圧V C Cが急上昇すると、帰還信号制御回路1 6 0のキャパシタ1 6 1と抵  
抗1 6 2の直列回路を含む微分回路で、その電源電圧V C Cが急上昇したことを検出  
20 し、微分出力を発生する。この微分出力によってトランジスタ1 6 3がオンし、第8  
ピン8 Pを可変抵抗1 6 4を介してグラウンドに接続する。

電源電圧V C Cが急上昇した場合にも、電流帰還作用によって電流値を所定値に回  
復するよう動作する。しかし、その回復するまでに、電流フィードバック制御に多  
少の時間遅れがあるから、従来のインバータでは、その間は表示状態が一瞬明るくな  
25 り、見ている人に違和感を与えてしまっていた。また、その時間遅れの際に負荷電流  
が急激に増加することになるから、C C F Lなどの負荷に余計なダメージを与えてい

た。

本発明では、電流フィードバック制御を待つことなく、電源電圧VCCが急上昇したことを検出して、フィードフォワード制御で直ちに帰還電圧FBを所定時間だけ所定値に低減する。

- 5        この帰還電圧FBを低減する所定時間はキャパシタ161と抵抗162を含む微分回路の時定数を調整することにより設定できる。また、帰還電圧FBを低減する所定レベルは抵抗164の抵抗値を調整することにより設定できる。

- 10        また、所定時間が経過して、オンしていたトランジスタ163がオフすると、その時点での帰還電圧FBから、キャパシタ136、抵抗140、第1誤差増幅器211等を含む電流フィードバック制御ループでのフィードバック制御によって、通常の定電流制御による帰還電圧FBへと移っていく。この間の帰還電圧FBの変化は比較的小さくすることができる。

- 15        このように帰還信号制御回路160を設けることにより、直流電源電圧VCCが急上昇したときに負荷へ供給される電力が大きくなるようにフィードフォワード制御して、直接に帰還信号FBを低い方へ変化させる。したがって、表示状態の変化を抑制して違和感の発生を少なくできるし、且つ過大電流の発生を抑制して負荷などへ与えるダメージを小さくできる。

- 20        なお、帰還信号制御回路160は、実施例で説明したようにコントローラIC200の外部に設けることに代えて、コントローラICの内部に作り込むようにしてもよい。また、キャパシタ136、137及び抵抗139、140も、コントローラIC200の外部に設けることに代えて、コントローラICの内部に作り込むようにしてもよい。

#### 産業上の利用可能性

- 25        本発明に係るインバータ、そのコントローラIC、及びそのインバータを用いた電子機器は、ノートパソコンの液晶モニター、液晶テレビ受像機、カーナビ用表示装置

などの液晶ディスプレイのバックライト光源に、好適に用いることができる。

## 請求の範囲

1. 一次巻線と少なくとも1つの二次巻線とを持つ変圧器と、  
直流電源から前記一次巻線に第1方向及び第2方向に電流を流すための半導体スイ  
5 ッチ回路と、  
前記二次巻線に接続された負荷に流れる電流を検出する電流検出回路と、  
前記二次巻線に接続された負荷に印加される電圧を検出する電圧検出回路と、  
前記電流検出回路による電流検出信号と電流基準信号とに基づいて電流誤差信号を  
発生する電流誤差信号発生回路と、  
10 前記電圧検出回路による電圧検出信号と電圧基準信号とに基づいて電圧誤差信号を  
発生する電圧誤差信号発生回路と、  
前記電流誤差信号と前記電圧誤差信号との大きさに応じて帰還信号を形成する帰還  
信号形成回路と、  
前記帰還信号に応じて前記半導体スイッチ回路をスイッチングするための駆動信号  
15 を形成するスイッチ駆動回路を備えることを特徴とする、直流-交流変換装置。  
2. 前記スイッチ駆動回路は、三角波信号発生回路によって発生された三角波信号  
と前記帰還信号とが入力され、それら三角波信号と帰還信号とを比較してPWM信号  
を発生するPWM信号発生回路を有することを特徴とする、請求項1記載の直流-交  
流変換装置。  
20 3. 前記帰還信号形成回路は、前記電流誤差検出信号を制御入力とする電流誤差制  
御用トランジスタと、前記電流誤差制御用トランジスタと並列接続され、前記電圧誤  
差検出信号を制御入力とする電圧誤差制御用トランジスタとを有し、前記並列接続し  
た箇所から前記帰還信号が出力されることを特徴とする、請求項1記載の直流-交流  
変換装置。  
25 4. 前記直流電源の直流電源電圧が急上昇したときに、前記負荷へ供給される電力  
が小さくなるように、前記帰還信号を変化させる帰還信号制御回路を備えることを特



徴とする、請求項 1 乃至 3 のいずれかに記載の直流－交流変換装置。

5. 前記帰還信号制御回路は、前記直流電源電圧が入力され、その直流電源電圧を微分して電圧急変信号を出力する電圧急変検出回路と、前記帰還信号の電位点と所定電位点との間に接続されており、前記電圧急変信号によって制御される低減回路とを有することを特徴とする、請求項 4 記載の直流－交流変換装置。

6. 前記低減回路はトランジスタスイッチと抵抗との直列回路を含み、前記電圧急変検出回路はキャパシタと抵抗との直列回路を含むことを特徴とする、請求項 5 記載の直流－交流変換装置。

7. 変圧器の一次巻線に直流電源から第 1 方向及び第 2 方向に電流を流すための半導体スイッチ回路を駆動して、前記変圧器の二次巻線に接続された負荷へ交流電力を供給するためのコントローラ IC であって、

前記負荷に流れる電流に応じた電流検出信号と電流基準信号とに基づいて発生される電流誤差信号と、前記負荷に印加される電圧に応じた電圧検出信号と電圧基準信号とに基づいて発生される電圧誤差信号との、大きさに応じて帰還信号を形成する帰還信号形成回路と、

前記帰還信号に応じて前記半導体スイッチ回路をスイッチングするための駆動信号を形成するスイッチ駆動回路を備えることを特徴とする、コントローラ IC。

8. 前記スイッチ駆動回路は、三角波信号発生回路によって発生された三角波信号と前記帰還信号とが入力され、それら三角波信号と帰還信号とを比較して PWM 信号を発生する PWM 信号発生回路を有することを特徴とする、請求項 7 記載のコントローラ IC。

9. 前記帰還信号形成回路は、前記電流誤差検出信号を制御入力とする電流誤差制御用トランジスタと、前記電流誤差制御用トランジスタと並列接続され、前記電圧誤差検出信号を制御入力とする電圧誤差制御用トランジスタとを有し、前記並列接続した箇所から前記帰還信号が出力されることを特徴とする、請求項 7 記載のコントローラ IC。

10. 前記帰還信号は、前記直流電源の直流電源電圧が急上昇したときに、前記負荷へ供給される電力が小さくなるように、変化されることを特徴とする、請求項7乃至9のいずれかに記載のコントローラIC。

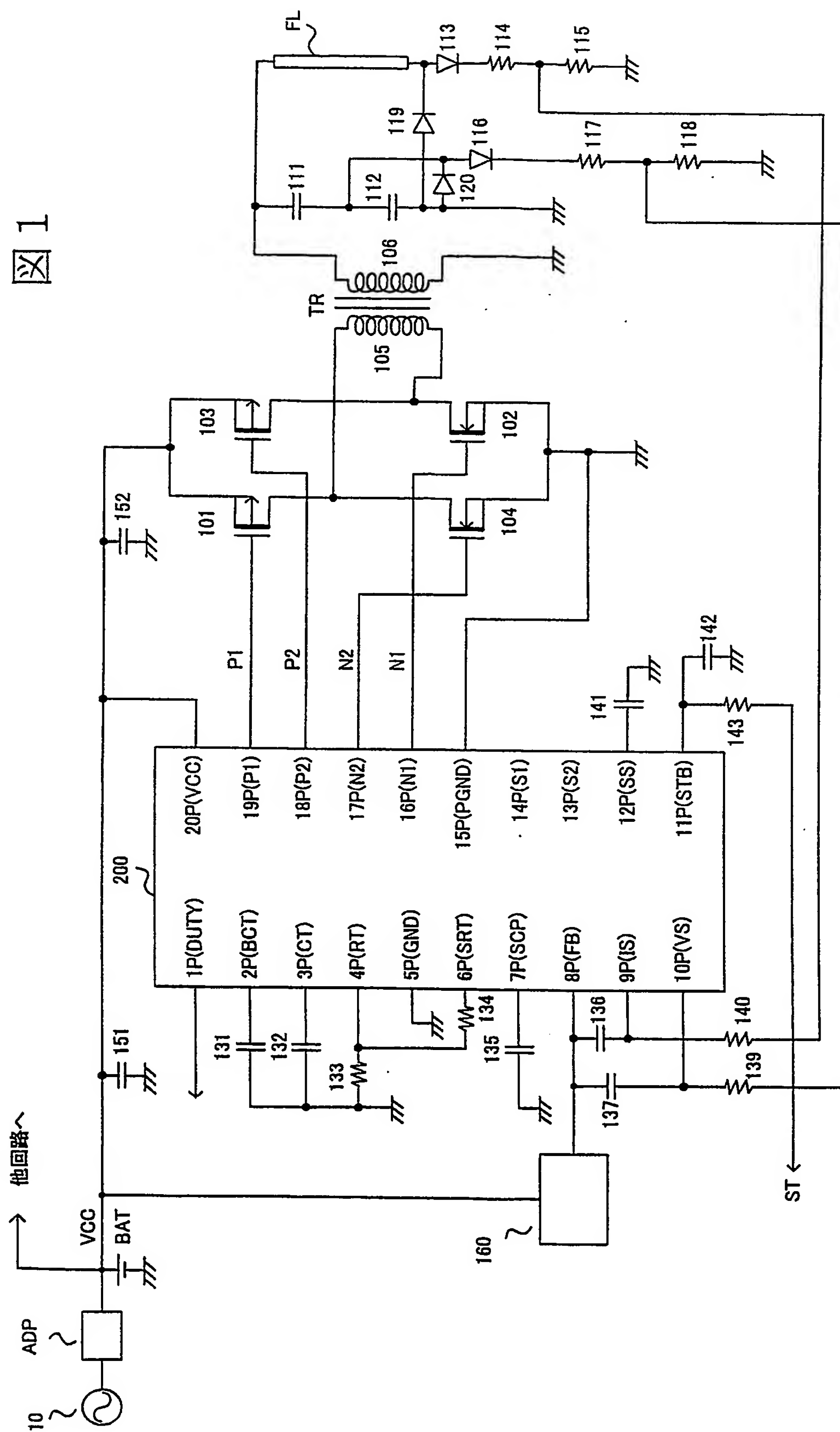
5 11. 前記直流電源の直流電源電圧が急上昇したときに、前記負荷へ供給される電力が小さくなるように、前記帰還信号を変化させる帰還信号制御回路を備えることを特徴とする、請求項7乃至9のいずれかに記載のコントローラIC。

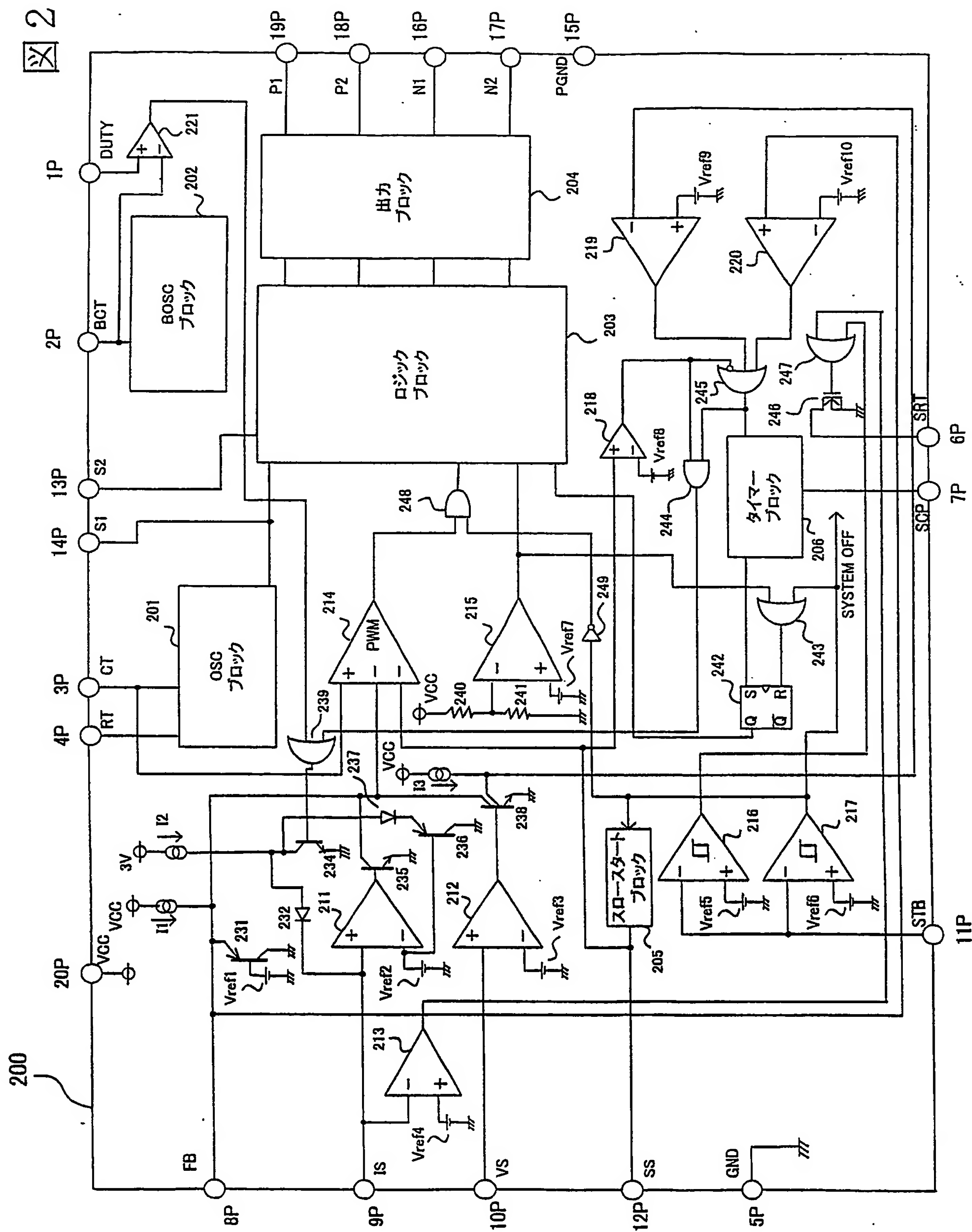
12. 前記帰還信号制御回路は、前記直流電源電圧が入力され、その直流電源電圧を微分して電圧急変信号を出力する電圧急変検出回路と、前記帰還信号の電位点と所定電位点との間に接続されており、前記電圧急変信号によって制御される低減回路と  
10 を有することを特徴とする、請求項11記載のコントローラIC。

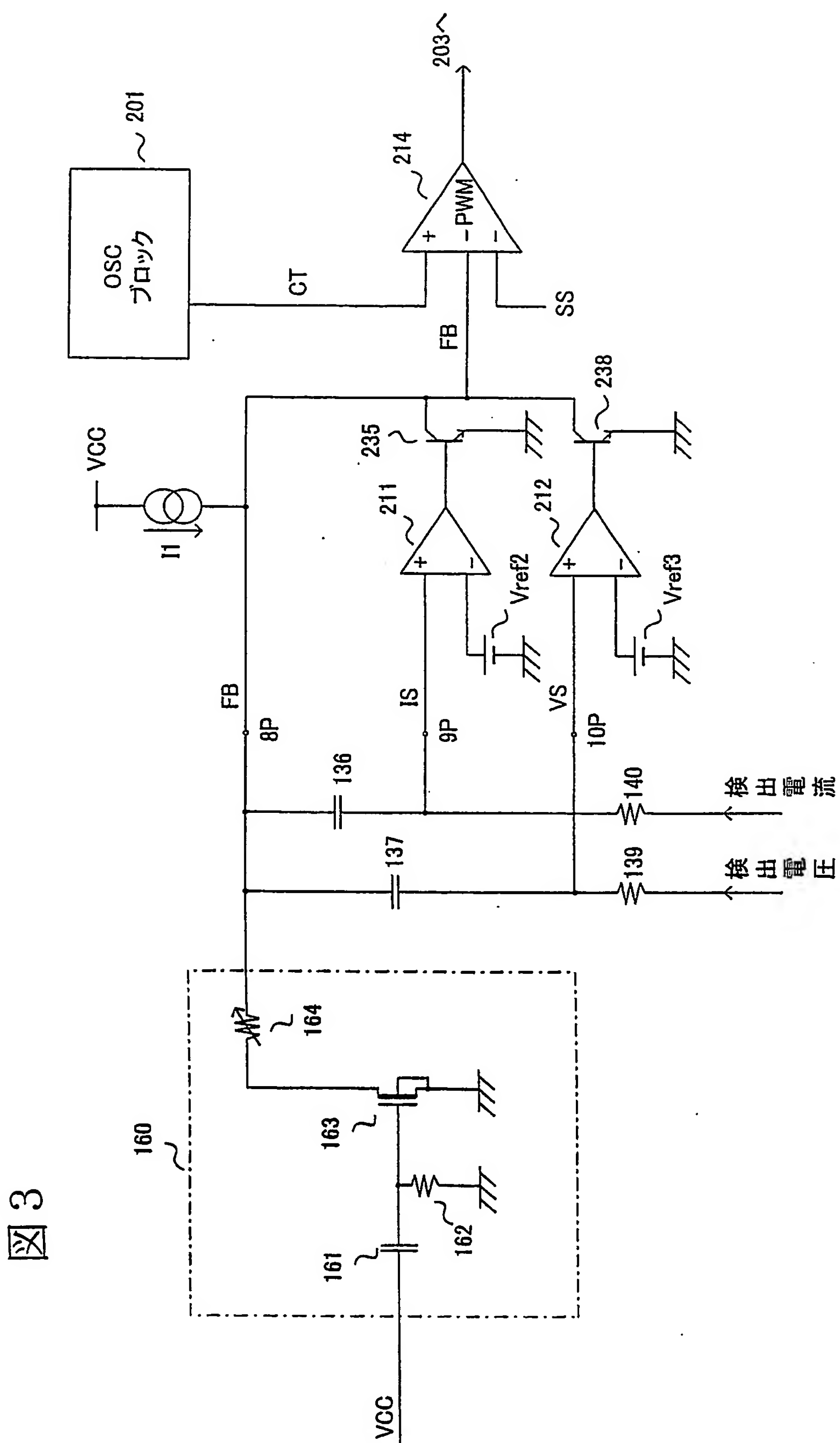
13. 前記低減回路はトランジスタスイッチと抵抗との直列回路を含み、前記電圧急変検出回路はキャパシタと抵抗との直列回路を含むことを特徴とする、請求項12記載のコントローラIC。

14. 電池と、該電池の直流電圧が入力され交流出力を発生する請求項1乃至6の  
15 いずれかに記載の直流-交流変換装置と、該直流-交流変換装置の交流出力により駆動される発光装置とを備えることを特徴とする、電子機器。

15. 前記発光装置は、CCFLであることを特徴とする、請求項14記載の電子機器。









# INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2005/001557

## A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl<sup>7</sup> H02M7/48, G09G3/20, 3/22

According to International Patent Classification (IPC) or to both national classification and IPC

## B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl<sup>7</sup> H02M7/48, G09G3/20, 3/22

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2005
Kokai Jitsuyo Shinan Koho	1971-2005	Toroku Jitsuyo Shinan Koho	1994-2005

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

## C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2002-233158 A (O2 Micro International Ltd.), 16 August, 2002 (16.08.02), & US 6259615 B1 & US 2001/0036096 A1 & US 2002/0180380 A1 & US 2004/0160794 A1 & CN 1368789 A & TW 478240 B	1-15
Y	JP 10-285942 A (Nihon Cement Co., Ltd.), 23 October, 1998 (23.10.98), & US 6198198 B1 & EP 1016206 A & WO 1998/035434 A1 & DE 69808322 T & CN 1118924 B & TW 463396 B & AT 225096 T & HK 1029229 A	1-15

☐ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

\* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance  
 "E" earlier application or patent but published on or after the international filing date  
 "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)  
 "O" document referring to an oral disclosure, use, exhibition or other means  
 "P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention  
 "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone  
 "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art  
 "&" document member of the same patent family

Date of the actual completion of the international search  
21 April, 2005 (21.04.05)

Date of mailing of the international search report  
17 May, 2005 (17.05.05)

Name and mailing address of the ISA/  
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

## A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int.Cl.<sup>7</sup> H02M7/48, G09G3/20, 3/22

## B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int.Cl.<sup>7</sup> H02M7/48, G09G3/20, 3/22

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2005年
日本国実用新案登録公報	1996-2005年
日本国登録実用新案公報	1994-2005年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

## C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	JP 2002-233158 A (オーツー・マイクロ・インターナショナル・リミテッド) 16.08.2002 & US 6259615 B1 & US 2001/0036096 A1 & US 2002/0180380 A1 & US 2004/0160794 A1 & CN 1368789 A & TW 478240 B	1-15
Y	JP 10-285942 A (日本セメント株式会社) 23.10.1998 & US 6198198 B1 & EP 1016206 A & WO 1998/035434 A1 & DE 69808322 T & CN 1118924 B & TW 463396 B & AT 225096 T & HK 1029229 A	1-15

C欄の続きにも文献が列举されている。

パテントファミリーに関する別紙を参照。

## \* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの  
「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの  
「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)  
「O」 口頭による開示、使用、展示等に言及する文献  
「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの  
「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの  
「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの  
「&」 同一パテントファミリー文献

国際調査を完了した日

21.04.2005

国際調査報告の発送日

17.5.2005

国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

川端 修

電話番号 03-3581-1101 内線 3358

3V

8718